

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Mamoru Kitamura

Application No.: Not Yet Assigned

Confirmation No.:

Filed: Concurrently Herewith

Art Unit: N/A

For: AUDIO AMPLIFIER

Examiner: Not Yet Assigned

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

Mail Stop Patent Application

December 2, 2003

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

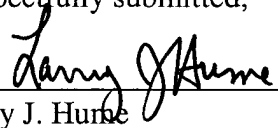
<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	2001-205634	July 6, 2001

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Applicant believes no fee is due with this response. However, if a fee is due, please charge our Deposit Account No. 22-0185, under Order No. 22040-00021-US from which the undersigned is authorized to draw.

Respectfully submitted,

By


Larry J. Hurne

Registration No.: 44,163
CONNOLLY BOVE LODGE & HUTZ LLP
1990 M Street, N.W., Suite 800
Washington, DC 20036-3425
(202) 331-7111
(202) 293-6229 (Fax)
Attorney for Applicant

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 1 年 7 月 6 日
Date of Application:

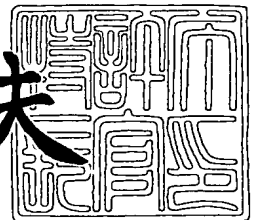
出 願 番 号 特 願 2 0 0 1 - 2 0 5 6 3 4
Application Number:
[ST. 10/C] : [J P 2 0 0 1 - 2 0 5 6 3 4]

出 願 人 新潟精密株式会社
Applicant(s):

2 0 0 3 年 1 0 月 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 8 1 5 3 7

【書類名】 特許願
【整理番号】 13NS1341
【提出日】 平成13年 7月 6日
【あて先】 特許庁長官殿
【国際特許分類】 H03G 9/00
【発明者】

【住所又は居所】 東京都港区芝大門 1 丁目 6 番 3 号 芝大門武井ビル 4 F
新潟精密株式会社内

【氏名】 喜多村 守

【特許出願人】

【識別番号】 591220850

【氏名又は名称】 新潟精密株式会社

【代理人】

【識別番号】 100105784

【弁理士】

【氏名又は名称】 橘 和之

【電話番号】 0492-49-5122

【手数料の表示】

【予納台帳番号】 070162

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0006161

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 オーディオアンプ

【特許請求の範囲】

【請求項 1】 供給される電源電圧に基づきオーディオ信号を増幅して出力する増幅手段と、

上記増幅手段の後段に設けられ、入力側の電圧から出力側の電圧へと電圧変換を行う電圧変換手段とを備えたことを特徴とするオーディオアンプ。

【請求項 2】 供給される駆動信号のパルス幅に応じてトランジスタがスイッチング動作し、上記トランジスタに供給される電源電圧に基づきオーディオ信号を増幅して出力するパワースイッチと、

上記パワースイッチの後段に設けられ、上記パワースイッチより入力される信号に基づいて電圧変換を行うトランスとを備えたことを特徴とするオーディオアンプ。

【請求項 3】 上記パワースイッチを構成する上記トランジスタの面積を、上記電源電圧に基づいて所望の大きさの電流を上記トランスに入力するのに必要な大きさに形成したことを特徴とする請求項 2 に記載のオーディオアンプ。

【請求項 4】 上記パワースイッチに接続された電源電圧の他に、上記トランスに接続された第 2 の電源電圧を備え、上記第 2 の電源電圧を上記電源電圧よりも大きくしたことを特徴とする請求項 2 に記載のオーディオアンプ。

【請求項 5】 上記パワースイッチの出力信号に基づいてスイッチング動作し、上記第 2 の電源電圧に基づいて上記トランスに電流を入力する 2 つのトランジスタを備え、上記 2 つのトランジスタを交互に駆動するようにしたことを特徴とする請求項 4 に記載のオーディオアンプ。

【請求項 6】 トランジスタのスイッチング動作により音声出力手段を駆動するようになされたオーディオアンプにおいて、

上記トランジスタに供給される電源電圧に基づいてオーディオ信号を増幅して出力する増幅手段と上記音声出力手段との間に、入力電流を電圧出力に変換する電圧変換手段を設けたことを特徴とするオーディオアンプ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はオーディオアンプに関し、特に、MOSトランジスタのスイッチング動作によりスピーカを駆動するタイプのデジタルアンプ（D級アンプ）に用いて好適なものである。

【0002】

【従来の技術】

従来のA級／AB級アンプをアナログアンプと呼ぶのに対し、D級アンプは、パワーMOSFETをスイッチング動作させてスピーカを駆動する特徴を有することから、デジタルアンプとも呼ばれる。デジタルアンプは、従来のアナログアンプに比べて、電力効率が良い。そのため、近年におけるオーディオ機器の小型化・低消費電力化の要求を背景に、デジタルアンプを採用するオーディオ機器が増えている。

【0003】

図3は、従来のデジタルアンプの一部構成例を示す図である。ここでは、いわゆる1ビット方式のデジタルアンプを示している。1ビット方式は、全てのサンプル点について量子化データの絶対量を記録する従来のPCM方式と異なり、直前のデータに対する変化量を2値信号として記録するだけで、PCM方式のような情報量の間引きや補間がない。そのため、量子化によって得られる1ビット信号は極めてアナログに近い特性を示している。したがって、D／A変換器を必要とせず、最終段に設けたローパスフィルタにより高周波成分のデジタル信号を除去するだけの単純なプロセスで元のアナログ信号を再現することができる。

【0004】

図3において、10はICチップである。このICチップ10には、pMOSトランジスタQ1、Q2およびnMOSトランジスタQ3、Q4のフルブリッジ構成で成るパワースイッチ1が集積されている。pMOSトランジスタQ1、Q2は、端子4を介してチップ外部の電源電圧VDDに接続されている。nMOSトランジスタQ3、Q4は、端子5を介してチップ外部で接地されている。

【0005】

また、図示は省略しているが、ICチップ10には、パワースイッチ1の各MOSトランジスタQ1～Q4を駆動するための回路も集積されている。この駆動のための回路は、入力オーディオ信号に対して $\Delta\Sigma$ 変調あるいはパルス幅変調（PWM:Pulse Width Modulation）を施し、当該オーディオ信号に応じたパルス幅を有する駆動信号を生成するための回路を含む。

【0006】

パワースイッチ1の各MOSトランジスタQ1～Q4は、図示しない回路により生成された駆動信号に基づいてスイッチング動作する。すなわち、駆動信号のパルス幅に応じて、各MOSトランジスタQ1～Q4をON状態とする時間が制御される。これにより、パワースイッチ1は、制御された駆動時間分だけ電源電圧VDDに基づきオーディオ信号を増幅して出力する。

【0007】

このパワースイッチ1により増幅されたオーディオ信号は、端子6, 7を介してICチップ10の外部に出力される。そして、コイルL1, L2およびコンデンサCから成るLPF2を通してアナログオーディオ信号となり、スピーカ3より出力される。

【0008】

【発明が解決しようとする課題】

上記のように構成されたオーディオアンプにおいて、スピーカ3にて大きな出力電力（例えば10[W]以上）を得るためには、パワースイッチ1に供給する電源電圧VDDを高くする必要がある。しかしながら、そのためにはICチップ10内の素子の耐圧を十分に大きくしなければならない。素子の耐圧を大きくするためには、ICチップ10のプロセス上特殊な工夫をしなければならず、専用の設備を備える必要もあるため、容易には実現できないという問題があった。

【0009】

また、ICチップ10内には、パワースイッチ1の他にも様々な回路が集積されており、その中には低電圧で動作する回路も存在する。したがって、パワースイッチ1に対する電源電圧VDDを大きくした場合には、高電圧で動作する回路と低電圧で動作する回路とがICチップ10内に混在することになる。この場合

は、レベルシフト機能などを含め、高電圧の制御系と低電圧の制御系とを混載した複雑な制御回路が必要になる。しかし、このように高電圧と低電圧の制御系を混載するプロセスは容易には実現できない。また、ICチップ10の構成が複雑で大きくなるという問題もあった。

【0010】

本発明は、このような問題を解決するために成されたものであり、パワースイッチ（ICチップ）に対する電源電圧が低電圧のままで、スピーカに大きな出力電力を得ることができるようにすることを目的としている。

【0011】

【課題を解決するための手段】

本発明のオーディオアンプは、供給される電源電圧に基づきオーディオ信号を増幅して出力する増幅手段と、上記増幅手段の後段に設けられ、入力側の電圧から出力側の電圧へと電圧変換を行う電圧変換手段とを備えたことを特徴とする。

【0012】

本発明の他の態様では、供給される駆動信号のパルス幅に応じてトランジスタがスイッチング動作し、上記トランジスタに供給される電源電圧に基づきオーディオ信号を増幅して出力するパワースイッチと、上記パワースイッチの後段に設けられ、上記パワースイッチより入力される信号に基づいて電圧変換を行うトランスとを備えたことを特徴とする。

【0013】

本発明のその他の態様では、上記パワースイッチを構成する上記トランジスタの面積を、上記電源電圧に基づいて所望の大きさの電流を上記トランスに入力するのに必要な大きさに形成したことを特徴とする。

【0014】

本発明のその他の態様では、上記パワースイッチに接続された電源電圧の他に、上記トランスに接続された第2の電源電圧を備え、上記第2の電源電圧を上記電源電圧よりも大きくしたことを特徴とする。

【0015】

本発明のその他の態様では、上記パワースイッチの出力信号に基づいてスイッ

チング動作し、上記第2の電源電圧に基づいて上記トランスに電流を入力する2つのトランジスタを備え、上記2つのトランジスタを交互に駆動するようにしたことを特徴とする。

【0016】

本発明のその他の態様では、トランジスタのスイッチング動作により音声出力手段を駆動するようになされたオーディオアンプにおいて、上記トランジスタに供給される電源電圧に基づいてオーディオ信号を増幅して出力する増幅手段と上記音声出力手段との間に、入力電流を電圧出力に変換する電圧変換手段を設けたことを特徴とする。

【0017】

上記のように構成した本発明によれば、増幅手段と音声出力手段との間に設けられた電圧変換手段によって、小さな入力電圧から大きな出力電圧へと変換が行われ、これによって音声出力手段に大きな出力電力が与えられることとなる。

【0018】

【発明の実施の形態】

(第1の実施形態)

まず、本発明の第1の実施形態を図面に基づいて説明する。

図1は、第1の実施形態によるオーディオアンプの一部構成例を示す図である。なお、図1において、図3に示した構成要素と同一の機能を有する構成要素には同一の符号を付している。

【0019】

図1において、10はICチップである。このICチップ10には、pMOSトランジスタQ1、Q2およびnMOSトランジスタQ3、Q4のフルブリッジ構成で成るパワースイッチ1が集積されている。pMOSトランジスタQ1、Q2は、端子4を介してチップ外部の電源電圧VDDに接続されている。nMOSトランジスタQ3、Q4は、端子5を介してチップ外部で接地されている。

【0020】

また、図示は省略しているが、ICチップ10には、パワースイッチ1の各MOSトランジスタQ1～Q4を駆動するための回路も集積されている。この駆動

のための回路は、入力オーディオ信号に対して $\Delta\Sigma$ 変調あるいはパルス幅変調を施し、当該オーディオ信号に応じたパルス幅を有する駆動信号を生成するための回路を含む。

【0021】

パワースイッチ1の各MOSトランジスタQ1～Q4は、図示しない回路により生成された駆動信号に基づいてスイッチング動作する。すなわち、駆動信号のパルス幅に応じて、各MOSトランジスタQ1～Q4をON状態とする時間が制御される。これにより、パワースイッチ1は、制御された駆動時間分だけ電源電圧VDDに基づきオーディオ信号を増幅して出力する。

【0022】

このパワースイッチ1により増幅されたオーディオ信号は、端子6, 7を介してICチップ10の外部に出力される。本実施形態においては、ICチップ10の出力段に、パワースイッチ1からの入力電圧を所望の電圧に変換するトランス11を設けている。トランス11の1次側コイルの巻数は N_p 、2次側コイルの巻数は N_s である。

【0023】

トランス11の出力段には、コイルL1, L2およびコンデンサCから成るLPF12が設けられている。パワースイッチ1から出力されトランス11を通過した信号は、LPF12を通してアナログオーディオ信号となり、スピーカ3より出力される。

【0024】

上記図1に示すように、本実施形態では、パワースイッチ1とスピーカ3との間にトランス11を設け、パワースイッチ1に供給される低電源電圧VDDからトランス11により高電圧を得て、より大きな電力をスピーカ3に出力できるようにしている。

【0025】

いま、トランス11の1次側コイルに流れ込む電流を I_p 、2次側コイルから流れ出る電流を I_s 、1次側コイルの両端に生じる電圧を V_p 、2次側コイルの両端に生じる電圧を V_s とする。このとき、

$$N_p \cdot I_p = N_s \cdot I_s \quad \cdots(1)$$

$$N_s / N_p = V_s / V_p \quad \cdots(2)$$

が成り立つ。

【0026】

上記式(1)より、電流 I_p は、

$$I_p = (N_s / N_p) \cdot I_s \quad \cdots(3)$$

となる。また、コイル L_1 、 L_2 の抵抗値がほぼ $0 \text{ } [\Omega]$ であるとする、スピーカ 3 の負荷 R に電力 P_R を供給する場合、電流 I_s は、

$$I_s = V_s / R \quad \cdots(4)$$

と表せる。

【0027】

また、上記式(2)から、

$$V_s = V_p (N_s / N_p) \quad \cdots(5)$$

となる。上記式(5)より、負荷 R に供給される電力 P_R は、

$$P_R = V_s^2 / R = V_p^2 (N_s / N_p)^2 / R \quad \cdots(6)$$

となる。

【0028】

例えば、負荷 R の抵抗値を $4 \text{ } [\Omega]$ として、これに $10 \text{ } [W]$ の電力 P_R を出力したい場合に、トランス 11 の 2 次側コイルの両端に生じる電圧 V_s として必要な値は、上記式(6)より、

$$V_s = (P_R \cdot R)^{1/2} = (10 \times 4)^{1/2} \doteq 6.32 \text{ } [V]$$

となる。このとき、2 次側コイルの電流 I_s には、上記式(4)より、

$$I_s = V_s / R = 6.32 / 4 = 1.58 \text{ } [A]$$

が必要となる。

【0029】

また、パワースイッチ 1 に供給される電源電圧を V_{DD} 、MOS トランジスタ Q_1 、 Q_2 のオン抵抗を R_{on} 、トランス 11 の 1 次側コイルの直流抵抗を R_p とすると、1 次側コイルの両端に生じる電圧 V_p は、

$$V_p = V_{DD} - (R_{on} + R_p) \times I_p \quad \cdots(7)$$

と表される。ここでは、直流抵抗 R_p はほぼ 0 [Ω] であるとする。

【0030】

式(7)から分かるように、電源電圧 V_{DD} が 5 [V] の場合、1 次側コイルの電圧 V_p は 5 [V] 以上にはならないので、トランス 11 の最小巻数比は、式(2)より、

$$N_s/N_p = V_s/V_p = 6.32/5 = 1.264$$

となる。この場合、1 次側コイルの電流 I_p は、式(3)より、

$$I_p = (N_s/N_p) \cdot I_s = 1.264 \times 1.58 \div 2 \text{ [A]}$$

となる。

【0031】

つまり、トランス 11 の 1 次側コイルからの入力電力が 5 [V] \times 2 [A] = 10 [W] で、負荷 R への供給電力も 10 [W] となる。電力変換効率が 100 % の場合はこれが成り立つ。しかし、実際には MOS トランジスタ Q_1 , Q_2 のオン抵抗 R_{on} が存在するので、1 次側コイルの電圧 V_p は電源電圧 V_{DD} の 5 [V] より小さくなる。そのため、トランス 11 の巻数比は、1.264 よりも大きくする必要がある。どれくらいの巻数比にするかは、2 次側コイルの電流 I_s とオン抵抗 R_{on} との関係による。

【0032】

以上のことから、例えば MOS トランジスタ Q_1 , Q_2 のオン抵抗 R_{on} が数 [Ω] 以上であると、トランス 11 の巻数比をかなり大きくしても、1 次側コイルの電流 I_p を大きくできないので、1 次側コイルの電圧 V_p が上がらず、そのため 2 次側コイルの電圧 V_s も上がらない。よって、2 次側コイルに 1.58 [A] 程度の大きな電流 I_s を流すことができない。

【0033】

一方、MOS トランジスタ Q_1 , Q_2 のオン抵抗 R_{on} を十分に小さな 0.1 [Ω] とし、1 次側コイルの電流 I_p を 3 [A] と想定すると、1 次側コイルの電圧 V_p は、式(7)より、

$$V_p = 5 \text{ [V]} - (0.1 \text{ [\Omega]} \times 2) \times 3 \text{ [A]} = 4.4 \text{ [V]}$$

となる。

【0034】

上述のように、2次コイルの電圧 V_s には6.32 [V] が必要なので、トランス11の巻数比は、式(2)より、

$$N_s/N_p = V_s/V_p = 6.32/4.4 \div 1.44$$

となる。この場合、2次側コイルの電流 I_s は1.58 [A] なので、1次側コイルの電流 I_p は、式(3)より、

$$I_p = (N_s/N_p) \cdot I_s = 1.44 \times 1.58 \div 2.28 \text{ [A]}$$

となる。

【0035】

このように、想定した電流 $I_p = 3$ [A] よりも、実際に必要となる電流 $I_p = 2.28$ [A] の方が小さいので、動作可能である。よって、電源電圧 V_{DD} が5 [V] の場合、MOSトランジスタ Q_1 、 Q_2 のオン抵抗 R_{on} を0.1～0.2 [Ω] 程度まで十分に小さくしなければ、トランス11を用いても、抵抗値が4 [Ω] の負荷 R に大きな出力電力を供給することはできない。

【0036】

MOSトランジスタ Q_1 、 Q_2 のオン抵抗 R_{on} を小さくするには、MOSトランジスタ Q_1 、 Q_2 の面積を大きくすれば良い。なお、MOSトランジスタ Q_1 、 Q_2 の面積を大きくすることにより、その分だけICチップ10の面積が増大する。しかし、トランス11を用いずに、パワースイッチ1の電源電圧 V_{DD} を5 [V] より大きくすることによって大電力を得るようにしていた従来方式と異なり、素子の耐圧を大きくするためにプロセス上特殊な工夫をしたり、電源系の複雑な制御回路をICチップ10内に設ける必要がない。したがって、従来方式に比べれば、ICチップ10内の回路は簡素化されており、全体としてのチップ面積も大きくならない。

【0037】

なお、本実施形態のトランス11は、真空管を用いたパワーアンプなどで周波数の低いアナログ信号を通す従来のトランスと異なり、高速のパルス信号を通すものであるから、その規模は小さくできる。

【0038】

以上のように、本実施形態によれば、トランス 11 を設けるとともに、MOS トランジスタ Q1, Q2 の面積を大きくしてオン抵抗 R_{on} を小さくすることにより、IC チップ 10 の小さい電源電圧 V_{DD} からスピーカ 3 において大きな出力電力 P_R を得ることができる。その際、トランス 11 の巻数比を変えるだけで、所望の大きさの出力電力 P_R を得ることができる。

【0039】

(第 2 の実施形態)

次に、本発明の第 2 の実施形態について説明する。図 2 は、第 2 の実施形態によるオーディオアンプの構成例を示す図である。図 2 において、図 1 に示した構成要素と同一の機能を有する構成要素には同一の符号を付している。

【0040】

図 2 において、IC チップ 10 の内部構成は図示していないが、図 1 と同様にパワースイッチ 1 を備えている。パワースイッチ 1 より出力された信号は、IC チップ 10 の外部に設けた 2 つの nMOS トランジスタ Q5, Q6 のゲートに供給される。nMOS トランジスタ Q5, Q6 のソースは共に接地され、各々のドレインがトランス 11 の 1 次コイルの両端に接続されている。

【0041】

本実施形態では、パワースイッチ 1 に対する電源電圧 V_{DD} とは別に、第 2 の電源電圧 V_{DD}' を設け、これをトランス 11 の 1 次コイルの適当な位置（例えば中間位置）に接続している。この第 2 の電源電圧 V_{DD}' の値は、電源電圧 V_{DD} の値よりも大きく設定する。例えば、電源電圧 V_{DD} は 5 [V]、第 2 の電源電圧 V_{DD}' は 12 [V] である。

【0042】

上記 2 つの nMOS トランジスタ Q5, Q6 は、パワースイッチ 1 より出力されるパルス信号に基づいてスイッチング動作し、交互にオンとなる。これによって、第 2 の電源電圧 V_{DD}' に基づいてトランス 11 に対して電流を交互に入力する。

【0043】

パワースイッチ 1 の出力段に 1 つの MOS トランジスタを接続し、当該 1 つの

MOSトランジスタを駆動してトランス11に電流を供給する方法も考えられる。しかし、図2のように2つのnMOSトランジスタQ5, Q6を設け、一方がオフの間中でも他方をオンとして電流を供給することにより、トランス11の電圧変換効率を向上させることができる。

【0044】

上記図2のような構成によれば、パワースイッチ1を構成するMOSトランジスタQ1, Q2のオン抵抗を小さくするために当該MOSトランジスタQ1, Q2の面積を大きくしなくても、パワースイッチ1の電源電圧VDDより大きな第2の電源電圧VDD'に基づいて、トランス11の1次コイルに対してより大きな電流 I_p を供給して、大きな出力電圧 V_s を得ることができる。また、大きな出力電圧 V_s を得るためにトランス11の巻数比を大きくする必要もない。

【0045】

さらに、ICチップ10の電源電圧VDDは低電圧のままであるから、素子の耐圧を大きくするためにプロセス上特殊な工夫をしたり、電源系の複雑な制御回路をICチップ10内に設ける必要がない。したがって、ICチップ10に対する電源電圧VDDそのものを大きくしていた従来方式に比べて、ICチップ10内の回路を簡素化し、全体としてのチップ面積を小さくすることができる。

【0046】

また、第2の電源電圧VDD'に基づいてトランス11の1次コイルに電流 I_p を供給するnMOSトランジスタQ5, Q6は、ICチップ10の外部に設けているので、ICチップ10の回路面積という制約を受けることなく、自由に構成することが可能である。したがって、当該nMOSトランジスタQ5, Q6の面積を大きくしてオン抵抗を小さくすることにより、更に大きな電流 I_p をトランス11の1次コイルに供給し、より大きな出力電力を得ることができる。

【0047】

なお、上記各実施形態では、ICチップ10の低電源電圧VDDから高出力電圧 V_s を得るための構成としてトランス11を用いたが、同様のレベルシフト（昇圧など）を行うことが可能な回路であれば、トランス11の代わりに適用することが可能である。ただし、トランス11を用いた場合は、巻数比を変えるだけ

の簡単な調整で、所望の大きさの出力電力を得ることが可能というメリットを有する。

【0048】

また、上記第2の実施形態では、ICチップ10外部のMOSトランジスタとして2つのnMOSトランジスタQ5、Q6を用いているが、2つのpMOSトランジスタにより構成することも可能である。また、1つのnMOSトランジスタと1つのpMOSトランジスタとにより構成することも可能である。

【0049】

その他、上記説明した各実施形態は、本発明を実施するにあたっての具体化の一例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその精神、またはその主要な特徴から逸脱することなく、様々な形で実施することができる。

【0050】

【発明の効果】

以上詳しく説明したように、本発明によれば、トランジスタに供給される電源電圧に基づいてオーディオ信号を増幅して出力する増幅手段と音声出力手段との間に、電圧変換を行う電圧変換手段を設けたので、上記トランジスタに供給される電源電圧を大きくしなくても、当該小さな電源電圧から音声出力手段において大きな出力電力を得ることができる。

【0051】

また、上記電圧変換手段としてトランスを用いた場合は、その巻数比を変えるだけの簡単な調整で、所望の大きさの出力電力を得ることができる。

また、上記トランジスタの面積を大きくした場合は、そのオン抵抗を小さくしてトランスに大電流を流し込むことができる。その結果、トランスの巻数比を大きくしなくても、上記トランジスタに対する小さな電源電圧から音声出力手段において大きな出力電力を得ることができる。

【0052】

また、上記増幅手段に接続された電源電圧の他に、上記電圧変換手段に接続された第2の電源電圧を設け、第2の電源電圧を電源電圧よりも大きくした場合に

は、上記増幅手段に接続された電源電圧を大きくしたり、オン抵抗を小さくするために増幅手段のトランジスタの面積を大きくしたり、トランスの巻数比を大きくしたりしなくても、増幅手段に対する小さな電源電圧から大きな出力電力を得ることができる。

【図面の簡単な説明】

【図 1】

第 1 の実施形態によるオーディオアンプの構成例を示す図である。

【図 2】

第 2 の実施形態によるオーディオアンプの構成例を示す図である。

【図 3】

従来のオーディオアンプの構成例を示す図である。

【符号の説明】

1 パワースイッチ

3 スピーカ

10 ICチップ

11 トランス

12 LPF

Q1, Q2 pMOSトランジスタ

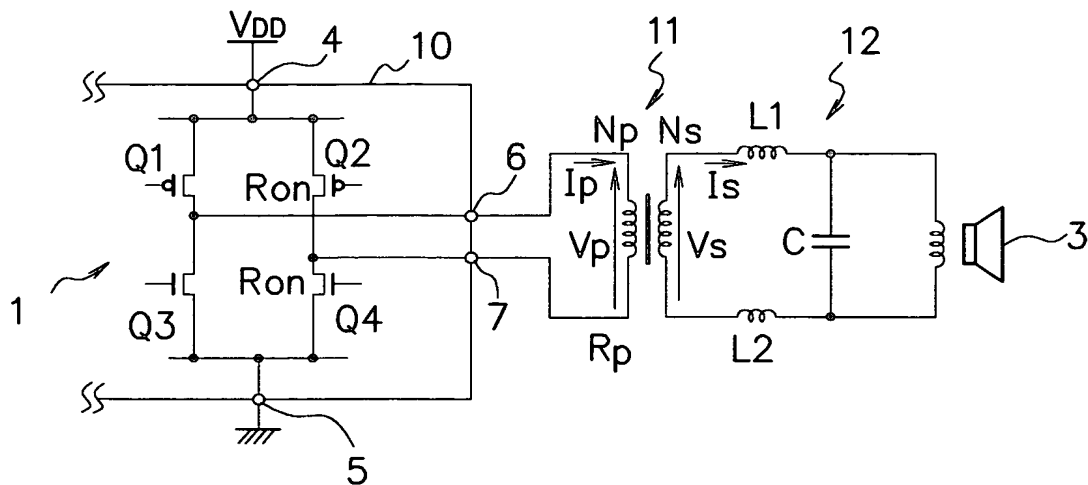
Q3, Q4 nMOSトランジスタ

Q5, Q6 nMOSトランジスタ

【書類名】 図面

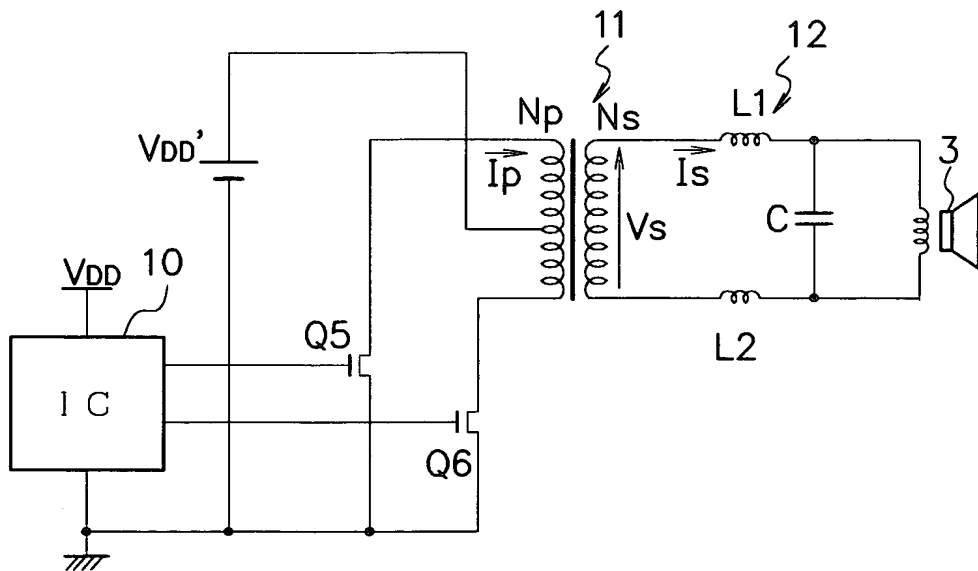
【図 1】

第 1 の実施形態によるオーディオアンプ



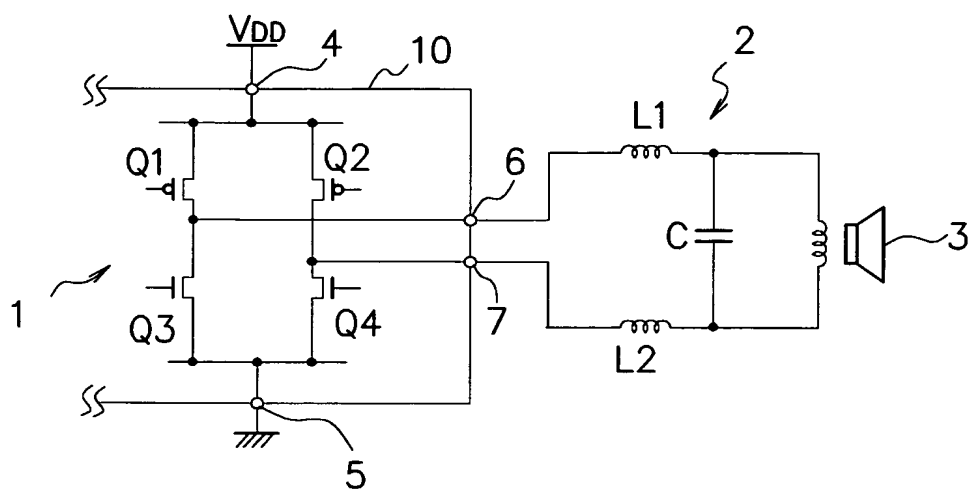
【図 2】

第 2 の実施形態によるオーディオアンプ



【図 3】

従来のオーディオアンプ



【書類名】 要約書

【要約】

【課題】 パワースイッチ 1（ICチップ 10）の小さな電源電圧 VDD からスピーカ 3 において大きな出力電力を得ることができるようにする。

【解決手段】 MOS トランジスタ Q1～Q4 に供給される電源電圧 VDD に基づいてオーディオ信号を増幅して出力するパワースイッチ 1 とスピーカ 3 との間に、入力電流を電圧出力に変換するトランス 11 を設け、巻数比（Ns/Np）を適当に決めることにより、パワースイッチ 1 の電源電圧 VDD を大きくしなくても、当該小さな電源電圧 VDD からスピーカ 3 の両端に大きな電圧 Vs が発生するようにし、これによって大きな出力電力を得ることができるようにする。

【選択図】 図 1

特願 2 0 0 1 - 2 0 5 6 3 4

出 願 人 履 歴 情 報

識別番号

[5 9 1 2 2 0 8 5 0]

1. 変更年月日

1 9 9 6 年 5 月 9 日

[変更理由]

住所変更

住 所

新潟県上越市西城町 2 丁目 5 番 1 3 号

氏 名

新潟精密株式会社